

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-075206

(43)Date of publication of application : 15.03.2002

(51)Int.Cl.

H01J 9/44

H01J 11/02

(21)Application number : 2000-258663

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 29.08.2000

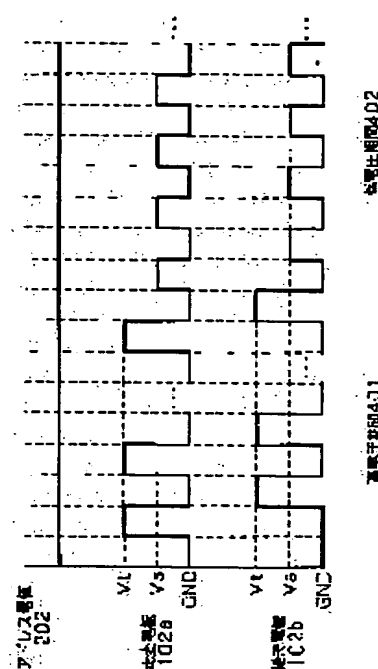
(72)Inventor : HASEGAWA KAZUYUKI  
SUGIMOTO KAZUHIKO  
YASUI HIDEAKI

(54) MANUFACTURING METHOD AND DEVICE OF IMAGE DISPLAY DEVICE AND IMAGE DISPLAY DEVICE MANUFACTURED USING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a plasma display panel used for display device and its manufacturing method in which the electric power at the aging process is reduced and a panel having stable discharge characteristics can be manufactured.

SOLUTION: In the manufacturing process, impressing voltage value at the aging process is reduced after a certain time or at a certain cycle.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

THIS PAGE BLANK (USPTO)

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-75206

(P2002-75206A)

(43) 公開日 平成14年3月15日 (2002.3.15)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テ-マ-ト <sup>*</sup> (参考)
H 0 1 J 9/44		H 0 1 J 9/44	A 5 C 0 1 2
11/02		11/02	Z 5 C 0 4 0

審査請求 未請求 請求項の数10 O L (全 6 頁)

(21) 出願番号 特願2000-258663 (P2000-258663)

(22) 出願日 平成12年8月29日 (2000.8.29)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 長谷川 和之

大阪府門真市大字門真1006番地 松下電器産業株式会社内

(72) 発明者 杉本 和彦

大阪府門真市大字門真1006番地 松下電器産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

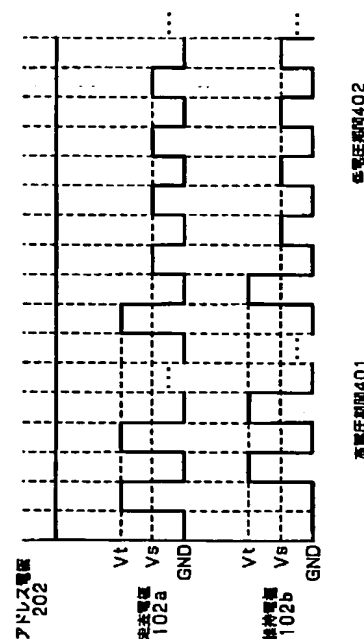
最終頁に続く

(54) 【発明の名称】 画像表示装置の製造方法および製造装置およびそれを用いて製造した画像表示装置

(57) 【要約】

【課題】 本発明は、表示デバイスなどに用いるプラズマディスプレイパネル、およびその製造工程に関し、特に、エージング工程時の電力を削減し、放電特性が安定なパネルを製造する方法を提供する。

【解決手段】 本発明では、エージング工程時の印加電圧値をある時間後に、あるいはある一定周期毎に低下させることを特徴としている。



【特許請求の範囲】

【請求項 1】 放電電極間のプラズマ放電により画像を表示する画像表示装置をエージング処理を施す工程において、前記エージング処理の放電のための電圧値を時間によって変化させることを特徴とした画像表示装置のエージング方法。

【請求項 2】 印加する電圧値は前記エージング処理を施す工程開始後に低下させることを特徴とする請求項 1 に記載の画像表示装置のエージング方法。

【請求項 3】 印加する電圧値は前記エージング処理を施す工程開始後、20～30分後に低下させることを特徴とする請求項 1 に記載の画像表示装置のエージング方法。

【請求項 4】 印加する電圧値は前記エージング処理を施す工程開始後、ある一定周期時間毎に低下させることを特徴とする請求項 1 に記載の画像表示装置のエージング方法。

【請求項 5】 請求項 1～4 のいずれかに記載のエージング方法を取り入れたエージング装置。

【請求項 6】 放電電極間のプラズマ放電により画像を表示する画像表示装置をエージング処理を施す工程において、前記画像表示装置面内のエージング放電時の輝度値を均一にするように、前記エージング処理の放電のための電圧値を変化させる制御方法。

【請求項 7】 放電電極間のプラズマ放電により画像を表示する画像表示装置をエージング処理を施す工程において、前記画像表示装置面内のエージング放電時の輝度分布を 10% 以下になるように、前記エージング処理の放電のための電圧値を変化させる請求項 6 に記載の制御方法。

【請求項 8】 放電電極間のプラズマ放電により画像を表示する画像表示装置をエージング処理を施す装置において、前記画像表示装置面内のエージング放電の輝度値を測定する手段と、前記輝度値から前記エージング処理の放電のための電圧値を変化させる手段を具備したエージング装置。

【請求項 9】 請求項 1～8 のいずれかに記載のエージング方法およびエージング装置によって製造した画像表示装置。

【請求項 10】 前記画像表示装置が、プラズマディスプレイパネルであることを特徴とする請求項 1～9 のいずれかに記載の画像表示装置のエージング方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、放電電極間のプラズマ放電により画像を表示する画像表示装置、例えばプラズマディスプレイパネルおよびその製造工程に関し、特にエージング工程に関するもので、エージング工程時の電力を削減し、放電特性が安定なパネルを製造する方法を提供する。

【0002】

【従来の技術】本発明は放電電極間のプラズマ放電により画像を表示する画像表示装置全般に用いるものであるが、以下、プラズマディスプレイパネルを例に挙げて述べる。

【0003】従来のプラズマディスプレイパネルは、図 5 に示すような構成のものが一般的である。

【0004】このプラズマディスプレイパネルは、前面パネル 100 と背面パネル 200 とからなる。前面パネル 100 は、前面ガラス基板 101 上に走査電極 102a、維持電極 102b が交互にストライプ状に形成され、さらにそれが誘電体ガラス層 103 及び酸化マグネシウム (MgO) からなる保護層 104 により覆われて形成されたものである。

【0005】背面パネル 200 は、背面ガラス基板 201 上に、ストライプ状にアドレス電極 202 が形成され、これを覆うように電極保護層 203 が形成され、更にアドレス電極 202 を挟むように電極保護層 203 上にストライプ状に隔壁 204 が形成され、更に隔壁 204 間に蛍光体層 205 が設けられて形成されたものである。そして、このような前面パネル 100 と背面パネル 200 とが貼り合わせられ、隔壁 204 で仕切られた空間 210 に放電ガスを封入することで放電空間が形成される。前記蛍光体層はカラー表示のために通常、赤、緑、青の 3 色の蛍光体層が順に配置されている。

【0006】そして、放電空間 210 内には例えばネオン及びキセノンを混合してなる放電ガスが通常、 $0.67 \times 10^5$  Pa 程度の圧力で封入されている。

【0007】このように PDP の従来の作成は、表面基板・背面基板それぞれ作成後、アセンブリ工程として、貼り合わせ・封着、排気・ガス封入・封止がおこなわれパネルとなる。しかしこのアセンブリ直後の状態では、パネル点灯には非常に高電圧が必要である。これは、保護膜・蛍光体表面に不純物ガスが吸着しているためと考えられている。このためアセンブリ工程後、この吸着している不純物ガスを除去し、パネルの放電特性を安定化させるために、ある一定の時間全放電領域を放電させるエージングがおこなわれる。

【0008】エージング処理は、以上のようにして作製した PDP に図 3 に示すようにアドレス駆動部 220、走査電極駆動部 230、維持電極駆動部 240 を接続して、アドレス電極 202 は全て同電位にし、走査電極 102a、維持電極 102b に所定の周期で交互に電圧を印加することにより行う。このとき印加する駆動波形は従来のエージング処理では、図 4 に示したように電圧値は処理期間常に一樣である。

【0009】

【発明が解決しようとする課題】ところで、この従来のエージング処理では、目的とする放電電圧の安定までには約 30 時間程度という長時間の放電時間が必要であ

り、かつパネルの全面を表示させるため高電圧・高電流値を必要としていた。そのため、このエージング処理時の電力が膨大になり、PDPの製造時のランニングコスト増加の問題となっていた。また長時間の処理のため、工場の敷地面積、パネル発熱による空調設備などの製造時の環境に関する種種の問題があった。さらに、こういった問題点はPDPの大画面化、大量生産化が進むにつれてより一層大きな問題となることは明白である。

【0010】本発明は上記問題を鑑みてなされたものであって、エージング処理時の電力および発熱を削減した手法を提供することを目的としてなされたものである。

【0011】

【課題を解決するための手段】まず、PDPのエージング処理時の点灯・消灯状態について説明する。

【0012】点灯時は、走査電極側、維持電極側の電圧値を0Vから徐々に上昇させていくと、まず、パネル面内のあるセル一点が点灯する（以下、このときの電圧値を一点点灯電圧 $V_{f1}$ とする）。さらに印加電圧を上昇させていくと、点灯セルが増え、ついにはパネル全面が点灯することになる（以下、このときの電圧値を全面点灯電圧 $V_{fn}$ とする）。

【0013】一方で消灯時は、全面点灯の状態から徐々に印加電圧を減少させていくと、パネル全体の点灯状態が均一でなくなりムラが生じてくる。そしてパネル面内のあるセル一点が不当になる（以下、このときの電圧値を一点消灯電圧 $V_{e1}$ とする）。さらに印加電圧を減少させていくと、不灯セルが増え、ついにはパネル全面が消灯することになる（以下、このときの電圧値を全面消灯電圧 $V_{en}$ とする）。

【0014】ここで、上記四種類の電圧値の大小関係について述べる。一般的に放電に必要な電圧値に対して、放電が終了する電圧値は低くなるため、

$$V_{f1} > V_{e1}$$

$$V_{fn} > V_{en}$$

となる。

【0015】従来のエージング手法では設定電圧値を上記 $V_{fn}$ よりも数十V高い値にて設定していた。これはエージング点灯時のパネル全面のムラ、およびエージング効率を考慮したためのものである。しかし、この高い設定電圧値のために、従来ではエージング工程において多大な電力消費が必要であった。そこで本発明ではこの設定電圧を、ある一定時間後、あるいはある一定周期によって、低下させることで、エージング処理時の電力を削減することを行った。この低下させる電圧値 $V_s$ は、 $V_{f1} > V_s > V_{e1}$

を満たす電圧値とした。これにより、発明者らの実施においては電力値でおよそ30%の低減に成功した（実施の形態1の発明の場合）。また、この発明による付随効果として、エージング工程時のパネル温度の上昇が抑えられるため、パネル割れ不良の確率を減少させることが

できる。さらには印加電圧の低下により誘電体破壊不良の確率についても減少させることができる。

【0016】

【発明の実施の形態】（実施の形態1）図1に本発明の実施の形態1でのエージング時の駆動波形について示す。

【0017】従来では、図4に示すようにエージング時の印加電圧値を常に一定にしていた。本発明では、点灯時のみ全面点灯電圧 $V_{fn}$ を超える電圧値（ $V_t$ とする）を印加し、しばらく後、一点消灯電圧 $V_{e1}$ を超える電圧値（ $V_s$ ）に変更する。このとき回路は従来の仕様を流用し、ある一定時間後に手動によって変更する方法でも可能である。

【0018】電圧 $V_t$ から電圧 $V_s$ へ変更する時間は、電圧 $V_t$ によって点灯させている際に、パネル面内に輝度ムラがなくなった時点で変更するものとする。また、この設定電圧 $V_s$ は徐々に印加電圧を低下させていき、パネル面内に輝度ムラが生じない最低電圧とする。これは、パネル面内に輝度ムラが生じたことで、パネル面内にエージング処理進行状態にムラが生じることを懸念した理由からである。

【0019】しかし電圧低下によるエージング効率の低下が懸念されるが、発明者らはこのことについて、電圧値に対する放電特性安定までに要する時間について調査することによって、印加電圧値がエージング効率に何ら影響を及ぼさないことを確認した（ここで、エージング効率とは放電電圧値の安定・輝度変化の飽和するまでの時間とし、エージング効率が良いとはこの時間が短い状態のことを示す）。さらに、本発明のエージング工程によるパネルでは、現行エージング工程によるパネルと比較して、誤放電等が非常に少なくなるという結果が得られた。

【0020】また、現行のPDPのエージングでは20～30分後にほぼ輝度のムラがなくなることから高電圧期間 $T_t$ はこの時間であることが望ましい。また、低電圧期間 $T_s$ では、印加パルスの幅を短くさせる、すなわち印加電圧の周波数を上げることによって、放電回数を増加させ、エージング効率を上げることができる。これは印加電圧を低くしてあるためであり、従来のエージング方法と同等の電力値で、放電回数を増加させ、エージング効率を上げるとともに、印加電圧の低下により誘電体破壊不良の確率についても減少させることができる。

【0021】（実施の形態2）図2に本発明の実施の形態2でのエージング時の駆動波形について示す。実施の形態2ではある一定周期毎に電圧値 $V_t$ と電圧値 $V_s$ とを繰り返す。これは、ある一定周期に電圧値 $V_t$ に戻すことで、表示の輝度ムラを実施の形態1よりも除去するためである。上記一定周期時間を $T_0$ 、電圧値 $V_t$ に保つ時間を $T_t$ 、電圧値 $V_s$ に保つ時間を $T_s$ とした場合、

$$T0 = Tt + Ts$$

であり、 $Tt$ の時間は非常に短い方が、電力削減に対しては有効であり、図2に示すように1パルスであることがもっとも望ましい。発明者らの検討により $T0$ は15～20 msec (ms)であるときが良好であった。また、このときの $Vs$ の値は一点消灯電圧 $Ve1$ よりも低い値であってもかまわない。これは印加電圧 $Vt$ での放電によってプライミング電子がセル放電空間内に放出され、そのセルでの放電開始電圧が低下し、 $Ve1$ よりも低い電圧であってもエージング放電は完全に生じる。また、ここでは周期 $T0$ に関してエージング処理期間中一定としたが、不規則に変化しても何ら問題はない。

【0022】(実施の形態3)請求項5～7の実施の形態例を以下に示す。エージング処理の設定電圧は、エージング放電のパネル輝度のムラが発生しない最低電圧値にておこなうことで、現行通りのエージング効果が得られ、電力を抑えられることがわかった。すなわちエージング処理中のパネルの輝度をモニターし、その測定値から輝度ムラの度合いを判断し、その都度の最適電圧値に設定する手法が有効である。この様な手法の装置例として図6に示す。この装置には現行のエージング装置にエージング処理中の輝度を測定するための測定装置、およびその輝度値によって電圧値を決定する制御部を接続する形になる。測定装置としてはスポット型の輝度測定装置を面内に複数個配置する場合、あるいはエージングする表示装置と同数以上の画素を持つCCD型の撮像装置を配置する場合などが考えられる。またエージング時の輝度ムラの度合いが通常画像の輝度ムラに反映されることから、この輝度分布の度合いは10%以下に抑えることが望ましい。これは、エージング時の輝度分布が10%以上であった場合、映像表示においてもこの輝度分布値は踏襲され、視認でも充分に識別できる値となるからである。

【0023】

【発明の効果】以上説明したように、本発明では、PDPの発光特性を安定させるためのエージング処理を施工において、印加電圧値を時間によって変化させることを特徴としている。特に、この印加電圧を低下させることを特徴とし、これにより、PDP製造工程エージング時の電力を削減した製造方法を提供している。

【0024】またさらなる本発明の効果として、エー

ング工程時のパネル温度の上昇が抑えられるため、パネル割れ不良の確率を減少させることができ、印加電圧の低下により誘電体破壊不良の確率についても減少させることができる。さらに誤放電が少なく安定した放電特性を示すパネルが得られる。

【図面の簡単な説明】

【図1】本発明の実施の形態1のエージング処理における駆動波形を示すタイムチャート

【図2】本発明の実施の形態2のエージング処理における駆動波形を示すタイムチャート

【図3】エージング処理時のプラズマディスプレイパネルと駆動回路との接続状態を示すブロック図

【図4】従来のエージング処理における駆動波形を示すタイムチャート

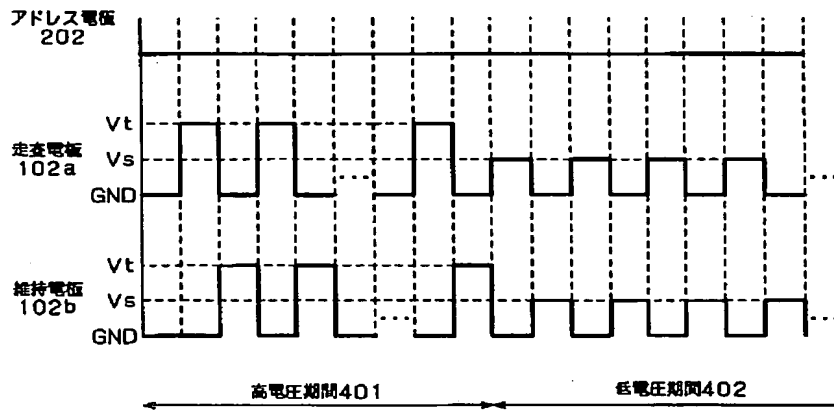
【図5】従来のプラズマディスプレイパネルを示す部分斜視図

【図6】本発明の実施の形態3のエージング装置の模式図

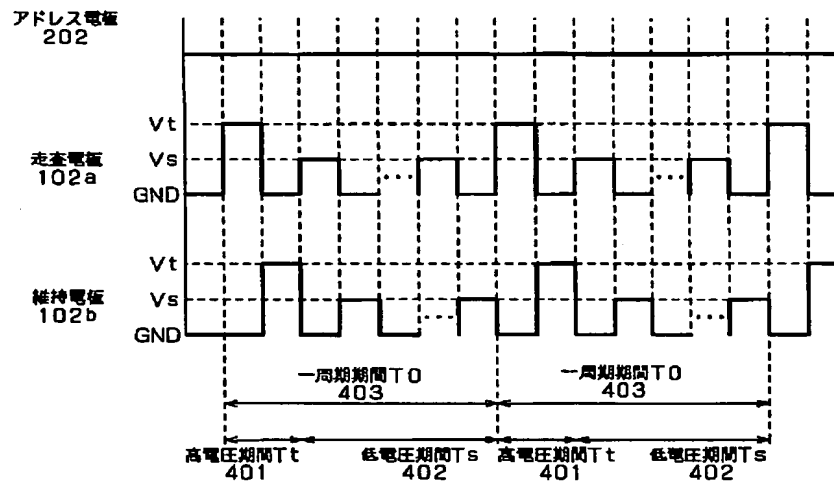
【符号の説明】

- 100 前面パネル
- 200 背面パネル
- 101 前面ガラス基板
- 102a 走査電極
- 102b 維持電極
- 103 誘電体ガラス層
- 104 MgO保護層
- 201 背面ガラス基板
- 202 アドレス電極
- 203 電極保護層
- 204 隔壁
- 205 蛍光体層
- 210 放電空間
- 220 アドレス駆動部
- 230 走査電極駆動部
- 240 維持電極駆動部
- 301 輝度測定部
- 302 電圧制御部
- 401 高電圧期間
- 402 低電圧期間
- 403 一周期間

【図1】

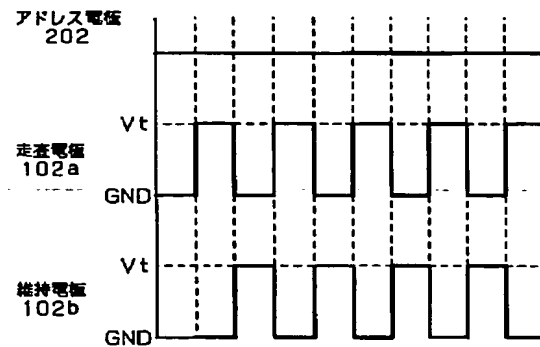
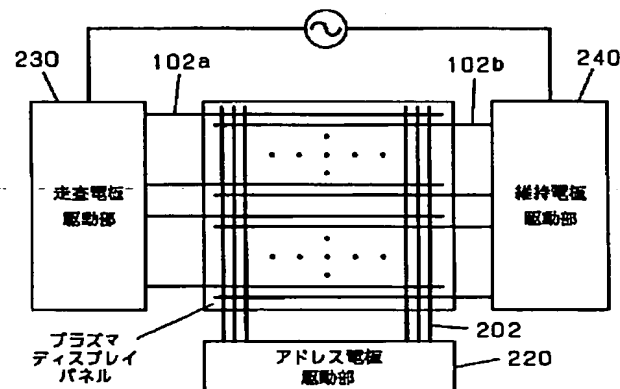


【図2】

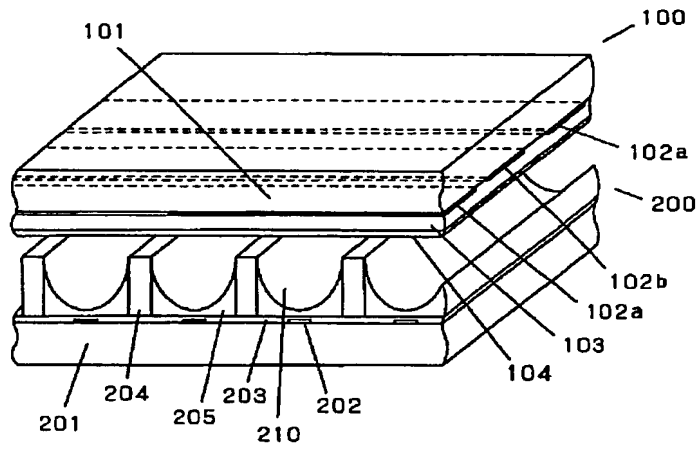


【図3】

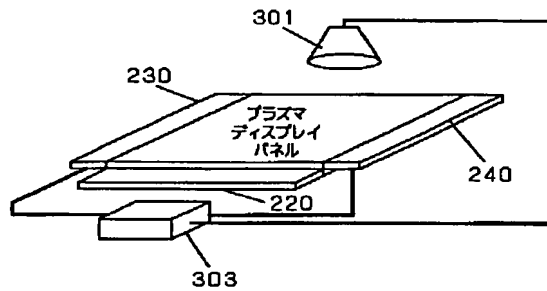
【図4】



【図5】



【図6】



フロントページの続き

(72)発明者 安井 秀明  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

Fターム(参考) 5C012 AA09 VV01 VV02  
5C040 FA01 FA04 GB03 GB14 JA24